



Proyecto/Guía docente de la asignatura

Asignatura	DISEÑO DE CIRCUITOS DIGITALES PARA COMUNICACIONES		
Materia	ELECTRÓNICA PARA TELECOMUNICACIONES		
Módulo	MATERIAS ESPECÍFICAS DE TECNOLOGÍAS DE TELECOMUNICACIÓN		
Titulación	GRADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN		
Plan	460	Código	45026
Periodo de impartición	2º CUATRIMESTRE	Tipo/Carácter	OBLIGATORIA
Nivel/Ciclo	GRADO	Curso	3º
Créditos ECTS	6 ECTS		
Lengua en que se imparte	CASTELLANO		
Profesor/es responsable/s	RUTH PINACHO GÓMEZ JESÚS MANUEL HERNÁNDEZ MANGAS		
Datos de contacto (E-mail, teléfono...)	TELÉFONO: +34 983423000 EXT 5505 / +34 983 185506 E-MAIL: ruth.pinacho@uva.es , jesus.hernandez.mangas@uva.es		
Departamento	ELECTRICIDAD Y ELECTRÓNICA		
Fecha de revisión por el Comité de Título	27 de junio de 2025		

1. Situación / Sentido de la Asignatura

1.1 Contextualización

La asignatura “Diseño de Circuitos Digitales para Comunicaciones” se encuentra situada en la materia “Electrónica para Telecomunicaciones”. Dentro de esta materia se distinguen claramente dos vertientes:

- La relacionada con los sistemas analógicos. Formada por las asignaturas:
 - “Subsistemas Electrónicos para Comunicaciones”, que se centra en bloques de radiofrecuencia para transmisión y recepción.
 - “Microelectrónica de Radiofrecuencia”, que profundiza en bloques como amplificadores de bajo ruido, mezcladores, osciladores empleados en radiofrecuencia.
 - “Instrumentación y Equipos Electrónicos” que se centra en sistemas de adquisición de datos –sensores- y en actuadores que se incorporan en equipos electrónicos de medida y generación, etc.
 - “Diseño de Circuitos Integrados para Comunicaciones” que permite estudiar cómo se implementan circuitos analógicos y digitales a nivel de circuito integrado.
- La relacionada con los sistemas digitales. Formada por las asignaturas:
 - “Diseño de Circuitos Digitales para Comunicaciones” que se centra en estudiar sistemas electrónicos digitales programables como pueden ser las matrices de puertas programables en campo (FPGAs) y los procesadores de señal digitales (DSPs) que permiten resolver problemas complejos en las telecomunicaciones.
 - “Desarrollo Práctico de Sistemas Electrónicos” que finalmente unirá todo lo estudiado anteriormente para desarrollar un sistema electrónico completo incluyendo el diseño del hardware y del firmware del mismo.

Muchos de los sistemas electrónicos relacionados con las telecomunicaciones están basados en dispositivos programables como las FPGAs, microcontroladores y procesadores de señal digital. Esta asignatura cubre la mayor parte de estos sistemas electrónicos complementando y profundizando en lo ya aprendido en asignaturas previas. Con esta asignatura el alumno será capaz de plantear la resolución de muchos problemas electrónicos basados en este tipo de sistemas electrónicos programables.

1.2 Relación con otras materias

La materia “Electrónica para Comunicaciones” es continuación por una parte de la materia “Electrónica Analógica” y por otra de la materia “Electrónica Digital”.

En concreto la asignatura “Diseño de Circuitos Digitales para Comunicaciones” es continuación de la asignatura “Sistemas Electrónicos basados en Microprocesador” (de la materia “Electrónica Digital”) centrándose en los sistemas programables especializados en el tratamiento digital de la señal que claramente están relacionados con las telecomunicaciones.

Durante el mismo cuatrimestre se ve la asignatura “Tratamiento Digital de la Señal” de la materia “Tratamiento de Señal, Sonido e Imagen” que incide en las técnicas matemáticas que se emplean para resolver determinado tipo de problemas de tratamiento de señal y que emplean los sistemas electrónicos estudiados en “Diseño de Circuitos Digitales para Comunicaciones”.

Se verá complementada con la asignatura “Desarrollo Práctico de Sistemas Electrónicos”.

1.3 Prerrequisitos

No existen condiciones previas excluyentes para cursar esta asignatura, aunque sí recomendaciones lógicas que el alumno debería tener en cuenta. Es recomendable haber cursado las materias básicas de Telecomunicaciones “Electrónica Analógica” y “Electrónica Digital”. También resulta muy conveniente para afrontar esta asignatura haber adquirido los conocimientos y competencias de algunas Materias Instrumentales, especialmente “Física”.

2. Competencias

2.1 Generales

- GBE3. Capacidad para resolver problemas con iniciativa, creatividad y razonamiento crítico.
- GBE5. Capacidad para elaborar informes basados en el análisis crítico de la bibliografía técnica y de la realidad en el campo de su especialidad.
- GE3. Capacidad para desarrollar metodologías y destrezas de aprendizaje autónomo eficiente para la adaptación y actualización de nuevos conocimientos y avances científicos.
- GC1. Capacidad de organización, planificación y gestión del tiempo.
- GC2. Capacidad para comunicar, tanto por escrito como de forma oral, conocimientos, procedimientos, resultados e ideas relacionadas con las telecomunicaciones y la electrónica.
- GC3. Capacidad para trabajar en cualquier contexto, individual o en grupo, de aprendizaje o profesional, local o internacional, desde el respeto a los derechos fundamentales, de igualdad de sexo, raza o religión y los principios de accesibilidad universal, así como la cultura de paz.

2.2 Específicas

- SE1. Capacidad para construir, explotar y gestionar sistemas de captación, transporte, representación, procesado, almacenamiento, gestión y presentación de información multimedia, desde el punto de vista de los sistemas electrónicos.
- SE2. Capacidad para seleccionar circuitos y dispositivos electrónicos especializados para la transmisión, el encaminamiento o enrutamiento y los terminales, tanto en entornos fijos como móviles.
- SE5. Capacidad de diseñar circuitos de electrónica analógica y digital, de conversión analógico-digital y digital-analógica, de radiofrecuencia, de alimentación y conversión de energía eléctrica para aplicaciones de telecomunicaciones y computación.
- SE7. Capacidad para diseñar dispositivos de interfaz, captura de datos y almacenamiento, y terminales para servicios y sistemas de telecomunicación.
- ET1. Capacidad para especificar, diseñar, programar e implementar un sistema electrónico programable, su interconexión con otros subsistemas electrónicos y su depuración hardware y software.

3. Objetivos

Al finalizar la asignatura el alumno deberá ser capaz de:

- Conocer las soluciones comerciales existentes basadas en FPGAs y DSPs para el desarrollo de circuitos digitales para comunicaciones y otros.
- Comprender la metodología de diseño de circuitos digitales para comunicaciones basados en sistemas lógicos programables y procesadores de señal digital.
- Conocer los lenguajes de programación tanto hardware como software a emplear en el diseño de circuitos digitales basados en FPGAs y DSPs.
- Diseñar, realizar y depurar hardware/software basados en FPGAs y DSPs.
- Aplicar técnicas de resolución de problemas hardware/software en el desarrollo de circuitos digitales basados en FPGAs y DSPs.
- Encontrar y analizar información técnica y realizar informes técnicos con dicha información.

4. Bloques temáticos

Bloque 1 Diseño digital con lógica programable

Carga de trabajo en créditos ECTS:

a. Contextualización y justificación

Véase apartado 1.1.

b. Objetivos de aprendizaje

Véase apartado 3.

c. Contenidos

TEMA 1: Lógica Programable

- 1.1- Fundamentos. Tecnología CMOS
- 1.2- Historia del diseño lógico
- 1.3- Tecnologías básicas de la lógica programable
- 1.4- CPLDs
- 1.5- FPGAs.
- 1.6- CPLDs vs FPGAs
- 1.7- Fabricantes. Familias de chips de INTEL

TEMA 2: Consideraciones Temporales

- 2.1- Introducción: Tiempos de delay, setup, hold
- 2.2- Terminología de TimeQuest – Timing Paths
- 2.3- La señal de reloj: clocking
- 2.4- Setup Slack y Hold Slack



- 2.5- Recovery and Removal Slack
- 2.6- Test generados por TimeQuest Timing Analyzer
- 2.7- Introducción de Constrains (fichero. sdc)

d. Métodos docentes

- Clase magistral participativa - Se prevé, para esta parte, introducir metodologías activas de participación en las clases, a través de la realización de pequeños proyectos tutorizados, de forma que el alumno vaya construyendo su base de conocimientos a medida que se progresa en la asignatura. Para ello, por ejemplo, se hará especial hincapié en que el alumno desarrolle la parte teórica de las prácticas de laboratorio como paso previo ineludible para su realización.
- Aprendizaje basado en proyectos en las clases de laboratorio

e. Plan de trabajo

Véase el Anexo I.

f. Evaluación

La evaluación de la adquisición de competencias se basará en:

- **Prueba en el laboratorio** – Examen práctico de diseño de circuitos en FPGAs
- **Prueba escrita** al final del cuatrimestre.

Para superar este bloque de la asignatura es necesario obtener un 5/10 en cada una de las pruebas.

g. Material docente

g.1. Bibliografía básica

- Michael D. Ciletti, *Modeling, Synthesis and Rapid Prototyping with the Verilog HDL*. ed., Prentice Hall, 1999.
- J. M. Lee, *Verilog Quickstart*, 3rd. ed. Kluwer Academic Publishers, 2002.
- Tutoriales y manuales proporcionados por Intel a través de su programa para Universidades.
<https://www.intel.com/content/www/us/en/support/programmable/support-resources/fpga-training/getting-started.html>
- J.P. Hayes, *Introducción al Diseño Lógico Digital*, Addison-Wesley, 1996.

g.2. Bibliografía complementaria

- T. Pollán Santamaria, *Electrónica Digital*, Prensas Universitarias de Zaragoza, 1994.
- R.J. Tocci, *Sistemas Digitales: Principios y Aplicaciones*, 10ª ed., Prentice Hall, 2007.
- H. Taub, *Circuitos Digitales y Microprocesadores*, McGraw-Hill, 1990.

g.3 Otros recursos telemáticos (píldoras de conocimiento, blogs, videos, revistas digitales, cursos masivos (MOOC), ...)

Proporcionados a través del campus virtual.

h. Recursos necesarios

Se utilizarán, cuando el profesor lo estime conveniente, los siguientes recursos, todos ellos facilitados por el mismo o la Uva a través del Campus Virtual:

- Transparencias en las clases magistrales
- Documentación de apoyo para la realización de problemas de aula y prácticas de laboratorio
- Kit de desarrollo de diseños en FPGAs: placa de circuito impreso que contiene un chip de lógica programable y toda la circuitería auxiliar para su programación y depurado. Software para el diseño completo

i. Temporalización

BLOQUE TEMÁTICO	CARGA ECTS	PERIODO PREVISTO DE DESARROLLO
Bloque 1. Diseño digital con lógica programable	3.0	Semanas 1 a 8

Bloque 2 Diseño digital con procesadores de señal digital

Carga de trabajo en créditos ECTS:

a. Contextualización y justificación

Véase apartado 1.1.

b. Objetivos de aprendizaje

Véase apartado 3.

c. Contenidos

TEMA. Características generales de los DSPs

Conceptos. Campos de aplicación. Aplicaciones típicas. Arquitectura de la CPU. Arquitectura de la memoria. Instrucciones. Familias de DSPs.

TEMA. Procesadores digitales de señales dsPIC33F.

Introducción. Arquitectura. Memoria. Interrupciones y excepciones. Puertos E/S. Temporizadores. Otros.

d. Métodos docentes

- Clase magistral participativa
- Aprendizaje entre iguales

e. Plan de trabajo

Véase el Anexo I.



f. Evaluación

La evaluación de la adquisición de competencias se basará en:

- **Prueba en el laboratorio** – examen práctico de laboratorio
- **Prueba escrita** al final del cuatrimestre.

g. Material docente

g.1. Bibliografía básica

- Hoja de datos de la familia de DSPs Microchip dsPIC33F
- Proteus VSM User Manual
- Proteus ISIS User Manual
- XC16 C Compiler

g.2. Bibliografía complementaria

- José María Angulo Usategui, Begoña García Zaparían, Ignacio Angulo Martínez, *Microcontroladores Avanzados DsPIC: Controladores Digitales de Señales. Arquitectura, Programación Y Aplicaciones*, Editorial Paraninfo

g.3 Otros recursos telemáticos

Proporcionados a través del campus virtual.

h. Recursos necesarios

Los recursos necesarios los facilitará la UVA o el profesor:

- Documentación para la impartición de las clases magistrales
- Documentación de apoyo para la realización de problemas y prácticas de laboratorio
- Aula con ordenadores y **herramientas software** para el diseño y simulación de microcontroladores y procesadores de señal digital.

P0 - Proteus 8 Professional - Schematic Capture

File Edit View Tool Design Graph Debug Library Template System Help

Schematic Capture Source Code

DEVICES

23LC1024-I/SN

AD8644S

CAP

DSPIC33FJ32GP204

KEYPAD-PHONE

LM016L

MCP4921

POT

RES

U1

23LC1024-I/SN

U2

AD8644S

U3

DSPIC33FJ32GP204

U4

LM016L

U5

MCP4921

U6

POT

U7

RES

U8

CONSOLA

FILTRO_PWM

DAC

LCD1

U9

23LC1024-I/SN

U10

AD8644S

U11

DSPIC33FJ32GP204

U12

LM016L

U13

MCP4921

U14

POT

U15

RES

U16

CONSOLA

FILTRO_PWM

DAC

LCD1

U17

23LC1024-I/SN

U18

AD8644S

U19

DSPIC33FJ32GP204

U20

LM016L

U21

MCP4921

U22

POT

U23

RES

U24

CONSOLA

FILTRO_PWM

DAC

LCD1

U25

23LC1024-I/SN

U26

AD8644S

U27

DSPIC33FJ32GP204

U28

LM016L

U29

MCP4921

U30

POT

U31

RES

U32

CONSOLA

FILTRO_PWM

DAC

LCD1

U33

23LC1024-I/SN

U34

AD8644S

U35

DSPIC33FJ32GP204

U36

LM016L

U37

MCP4921

U38

POT

U39

RES

U40

CONSOLA

FILTRO_PWM

DAC

LCD1

U41

23LC1024-I/SN

U42

AD8644S

U43

DSPIC33FJ32GP204

U44

LM016L

U45

MCP4921

U46

POT

U47

RES

U48

CONSOLA

FILTRO_PWM

DAC

LCD1

U49

23LC1024-I/SN

U50

AD8644S

U51

DSPIC33FJ32GP204

U52

LM016L

U53

MCP4921

U54

POT

U55

RES

U56

CONSOLA

FILTRO_PWM

DAC

LCD1

U57

23LC1024-I/SN

U58

AD8644S

U59

DSPIC33FJ32GP204

U60

LM016L

U61

MCP4921

U62

POT

U63

RES

U64

CONSOLA

FILTRO_PWM

DAC

LCD1

U65

23LC1024-I/SN

U66

AD8644S

U67

DSPIC33FJ32GP204

U68

LM016L

U69

MCP4921

U70

POT

U71

RES

U72

CONSOLA

FILTRO_PWM

DAC

LCD1

U73

23LC1024-I/SN

U74

AD8644S

U75

DSPIC33FJ32GP204

U76

LM016L

U77

MCP4921

U78

POT

U79

RES

U80

CONSOLA

FILTRO_PWM

DAC

LCD1

U81

23LC1024-I/SN

U82

AD8644S

U83

DSPIC33FJ32GP204

U84

LM016L

U85

MCP4921

U86

POT

U87

RES

U88

CONSOLA

FILTRO_PWM

DAC

LCD1

U89

23LC1024-I/SN

U90

AD8644S

U91

DSPIC33FJ32GP204

U92

LM016L

U93

MCP4921

U94

POT

U95

RES

U96

CONSOLA

FILTRO_PWM

DAC

LCD1

U97

23LC1024-I/SN

U98

AD8644S

U99

DSPIC33FJ32GP204

U100

LM016L

U101

MCP4921

U102

POT

U103

RES

U104

CONSOLA

FILTRO_PWM

DAC

LCD1

U105

23LC1024-I/SN

U106

AD8644S

U107

DSPIC33FJ32GP204

U108

LM016L

U109

MCP4921

U110

POT

U111

RES

U112

CONSOLA

FILTRO_PWM

DAC

LCD1

U113

23LC1024-I/SN

U114

AD8644S

U115

DSPIC33FJ32GP204

U116

LM016L

U117

MCP4921

U118

POT

U119

RES

U120

CONSOLA

FILTRO_PWM

DAC

LCD1

U121

23LC1024-I/SN

U122

AD8644S

U123

DSPIC33FJ32GP204

U124

LM016L

U125

MCP4921

U126

POT

U127

RES

U128

CONSOLA

FILTRO_PWM

DAC

LCD1

U129

23LC1024-I/SN

U130

AD8644S

U131

DSPIC33FJ32GP204

U132

LM016L

U133

MCP4921

U134

POT

U135

RES

U136

CONSOLA

FILTRO_PWM

DAC

LCD1

U137

23LC1024-I/SN

U138

AD8644S

U139

DSPIC33FJ32GP204

U140

LM016L

U141

MCP4921

U142

POT

U143

RES

U144

CONSOLA

FILTRO_PWM

DAC

LCD1

U145

23LC1024-I/SN

U146

AD8644S

U147

DSPIC33FJ32GP204

U148

LM016L

U149

MCP4921

U150

POT

U151

RES

U152

CONSOLA

FILTRO_PWM

DAC

LCD1

U153

23LC1024-I/SN

U154

AD8644S

U155

DSPIC33FJ32GP204

U156

LM016L

U157

MCP4921

U158

POT

U159

RES

U160

CONSOLA

FILTRO_PWM

DAC

LCD1

U161

23LC1024-I/SN

U162

AD8644S

U163

DSPIC33FJ32GP204

U164

LM016L

U165

MCP4921

U166

POT

U167

RES

U168

CONSOLA

FILTRO_PWM

DAC

LCD1

U169

23LC1024-I/SN

U170

AD8644S

U171

DSPIC33FJ32GP204

U172

LM016L

U173

MCP4921

U174

POT

U175

RES

U176

CONSOLA

FILTRO_PWM

DAC

LCD1

U177

23LC1024-I/SN

U178

AD8644S

U179

DSPIC33FJ32GP204

U180

LM016L

U181

MCP4921

U182

POT

U183

RES

U184

CONSOLA

FILTRO_PWM

DAC

LCD1

U185

23LC1024-I/SN

U186

AD8644S

U187

DSPIC33FJ32GP204

U188

LM016L

U189

MCP4921

U190

POT

U191

RES

U192

CONSOLA

FILTRO_PWM

DAC

LCD1

U193

23LC1024-I/SN

U194

AD8644S

U195

DSPIC33FJ32GP204

U196

LM016L

U197

MCP4921

U198

POT

U199

RES

U200

CONSOLA

FILTRO_PWM

DAC

LCD1

U201

23LC1024-I/SN

U202

AD8644S

U203

DSPIC33FJ32GP204

U204

LM016L

U205

MCP4921

U206

POT

U207

RES

U208

CONSOLA

FILTRO_PWM

DAC

LCD1

U209

23LC1024-I/SN

U210

AD8644S

U211

DSPIC33FJ32GP204

U212

LM016L

U213

MCP4921

U214

POT

U215

RES

U216

CONSOLA

FILTRO_PWM

DAC

LCD1

U217

23LC1024-I/SN

U218

AD8644S

U219

DSPIC33FJ32GP204

U220

LM016L

U221

MCP4921

U222

POT

U223

RES

U224

CONSOLA

FILTRO_PWM

DAC

LCD1

U225

23LC1024-I/SN

U226

AD8644S

U227

DSPIC33FJ32GP204

U228

LM016L

U229

MCP4921

U230

POT

U231

RES

U232

CONSOLA

FILTRO_PWM

DAC

LCD1

U233

23LC1024-I/SN

U234

AD8644S

U235

DSPIC33FJ32GP204

U236

LM016L

U237

MCP4921

U238

POT

U239

RES

U240

CONSOLA

FILTRO_PWM

DAC

LCD1

U241

23LC1024-I/SN

U242

AD8644S

U243

DSPIC33FJ32GP204

U244

LM016L

U245

MCP4921

U246

POT

U247

RES

U248

CONSOLA

FILTRO_PWM

DAC

LCD1

U249

23LC1024-I/SN

U250

AD8644S

U251

DSPIC33FJ32GP204

U252

LM016L

U253

MCP4921

U254

POT

U255

RES

U256

CONSOLA

FILTRO_PWM

DAC

LCD1

U257

23LC1024-I/SN

U258

AD8644S

U259

DSPIC33FJ32GP204

U260

LM016L

U261

MCP4921

U262

POT

U263

RES

U264

CONSOLA

FILTRO_PWM

DAC

LCD1

U265

23LC1024-I/SN

U266

AD8644S

U267

DSPIC33FJ32GP204

U268

LM016L

U269

MCP4921

U270

POT

U271

RES

U272

CONSOLA

FILTRO_PWM

DAC

LCD1

U273

23LC1024-I/SN

U274

AD8644S

U275

DSPIC33FJ32GP204

U276

LM016L

U277

MCP4921

U278

POT

U279

RES

U280

CONSOLA

FILTRO_PWM

DAC

LCD1

U281

23LC1024-I/SN

U282

AD8644S

U283

DSPIC33FJ32GP204

U284

LM016L

U285

MCP4921

U286

POT

U287

RES

U288

CONSOLA

FILTRO_PWM

DAC

LCD1

U289

23LC1024-I/SN

U290

AD8644S

U291

DSPIC33FJ32GP204

U292

LM016L

U293

MCP4921

U294

POT

U295

RES

U296

CONSOLA

FILTRO_PWM

DAC

LCD1

U297

23LC1024-I/SN

U298

AD8644S

U299

DSPIC33FJ32GP204

U300

LM016L

U301

MCP4921

U302

POT

U303

RES

U304

CONSOLA

FILTRO_PWM

DAC

LCD1

U305

23LC1024-I/SN

U306

AD8644S

U307

DSPIC33FJ32GP204

U308

LM016L

U309

MCP4921

U310

POT

U311

RES

U312

CONSOLA

FILTRO_PWM

DAC

LCD1

U313

23LC1024-I/SN

U314

AD8644S

U315

DSPIC33FJ32GP204

U316

LM016L

U317

MCP4921

U318

POT

U319

RES

U320

CONSOLA

FILTRO_PWM

DAC

LCD1

U321

23LC1024-I/SN

U322

AD8644S

U323

DSPIC33FJ32GP204

U324

LM016L

U325

MCP4921

U326

POT

U327

RES

U328

CONSOLA

FILTRO_PWM

DAC

LCD1

U329

23LC1024-I/SN

U330

AD8644S

U331

DSPIC33FJ32GP204

U332

LM016L

U333

MCP4921

U334

POT

U335

RES

U336

CONSOLA

FILTRO_PWM

DAC

LCD1

U337

23LC1024-I/SN

U338

AD8644S

U339

DSPIC33FJ32GP204

U340

LM016L

U341

MCP4921

U342

POT

U343

RES

U344

CONSOLA

FILTRO_PWM

DAC

LCD1

U345

23LC1024-I/SN

U346

AD8644S

U347

DSPIC33FJ32GP204

U348

LM016L

U349

MCP4921

U350

POT

U351

RES

U352

CONSOLA

FILTRO_PWM

DAC

LCD1

U353

23LC1024-I/SN

U354

AD8644S

U355

DSPIC33FJ32GP204

U356

LM016L

U357

MCP4921

U358

POT

U359

RES

U360

CONSOLA

FILTRO_PWM

DAC

LCD1

U361

23LC1024-I/SN

U362

AD8644S

U363

DSPIC33FJ32GP204

U364

LM016L

U365

MCP4921

U366

POT

U367

RES

U368

CONSOLA

FILTRO_PWM

DAC

LCD1

U369

23LC1024-I/SN

U370

AD8644S

U371

DSPIC33FJ32GP204

U372

LM016L

U373

MCP4921

U374

POT

U375

RES

U376

CONSOLA

FILTRO_PWM

DAC

LCD1

U377

23LC1024-I/SN

U378

AD8644S

U379

DSPIC33FJ32GP204

U380

LM016L

U381

MCP4921

U382

POT

U383

RES

U384

CONSOLA

FILTRO_PWM

DAC

LCD1

U385

23LC1024-I/SN

U386

AD8644S

U387

DSPIC33FJ32GP204

U388

LM016L

U389

MCP4921

U390

POT

U391

RES

U392

CONSOLA

FILTRO_PWM

DAC

LCD1

U393

23LC1024-I/SN

U394

AD8644S

U395

DSPIC33FJ32GP204

U396

LM016L

U397

MCP4921

U398

POT

U399

RES

U400

CONSOLA

FILTRO_PWM

DAC

LCD1

U401

23LC1024-I/SN

U402

AD8644S

U403

DSPIC33FJ32GP204

U404

LM016L

U405

MCP4921

U406

POT

U407

RES

U408

CONSOLA

FILTRO_PWM

DAC

LCD1

U409

23LC1024-I/SN

U410

AD8644S

U411

DSPIC33FJ32GP204

U412

LM016L

U413

MCP4921

U414

POT

U415

RES

U416

CONSOLA

FILTRO_PWM

DAC

LCD1

U417

23LC1024-I/SN

U418

AD8644S

U419

DSPIC33FJ32GP204

U420

LM016L

U421

MCP4921

U422

POT

U423

RES

U424

CONSOLA

FILTRO_PWM

DAC

LCD1

U425

23LC1024-I/SN

U426

AD8644S

U427

DSPIC33FJ32GP204

U428

LM016L

U429

MCP4921

U430

POT

U431

RES

U432

CONSOLA

FILTRO_PWM

DAC

LCD1

U433

23LC1024-I/SN

U434

AD8644S

U435

DSPIC33FJ32GP204

U436

LM016L

U437

MCP4921

U438

POT

U439

RES

U440

CONSOLA

FILTRO_PWM

DAC

LCD1

U441

23LC1024-I/SN

U442

AD8644S

U443

DSPIC33FJ32GP204

U444

LM016L

U445

MCP4921

U446

POT

U447

RES

U448

CONSOLA

FILTRO_PWM

DAC

LCD1

U449

23LC1024-I/SN

U450

AD8644S

U451

DSPIC33FJ32GP204

U452

LM016L

U453

MCP4921

U454

POT

U455

RES

U456

CONSOLA

FILTRO_PWM

DAC

LCD1

U457

23LC1024-I/SN

U458

AD8644S

U459

DSPIC33FJ32GP204

U460

LM016L

U461

MCP4921

U462

POT

U463

RES

U464

CONSOLA

FILTRO_PWM

DAC

LCD1

U465

23LC1024-I/SN

U466

AD8644S

U467

DSPIC33FJ32GP204

U468

LM016L

U469

MCP4921

U470

POT

U471

RES

U472

CONSOLA

FILTRO_PWM

DAC

LCD1

U473

23LC1024-I/SN

U474

AD8644S

U475

DSPIC33FJ32GP204

U476

LM016L

U477

MCP4921

U478

POT

U479

RES

U480

CONSOLA

FILTRO_PWM

DAC

LCD1

U481

23LC1024-I/SN

U482

AD8644S

U483

DSPIC33FJ32GP204

U484

LM016L

U485

MCP4921

U486

POT

U487

RES

U488

CONSOLA

FILTRO_PWM

DAC

LCD1

U489

23LC1024-I/SN

U490

AD8644S

U491

DSPIC33FJ32GP204

U492

LM016L

U493

MCP4921

U494

POT

U495

RES

U496

CONSOLA

FILTRO_PWM

DAC

LCD1

U497

23LC1024-I/SN

U498

AD8644S

U499

DSPIC33FJ32GP204

U500

LM016L

U501

MCP4921

U502

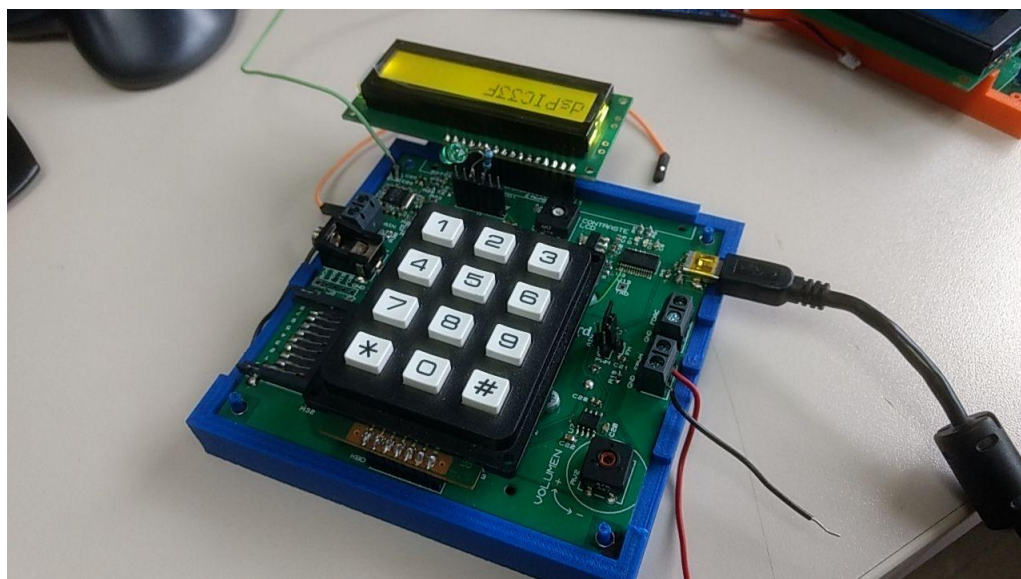
POT

U503

RES

U504

CONSOLA



i. Temporalización

BLOQUE TEMÁTICO	CARGA ECTS	PERIODO PREVISTO DE DESARROLLO
Bloque 2. Diseño digital basado en procesadores de señal digitales	3.0	Semanas 8 a 15

5. Métodos docentes y principios metodológicos

Los descritos anteriormente.

6. Tabla de dedicación del estudiante a la asignatura

ACTIVIDADES PRESENCIALES o PRESENCIALES A DISTANCIA ⁽¹⁾	HORAS	ACTIVIDADES NO PRESENCIALES	HORAS
Clases teórico-prácticas (T/M)	30	Estudio y trabajo autónomo individual	90
Laboratorios (L)	30		
Total presencial	60	Total no presencial	90
TOTAL presencial + no presencial			150

7. Sistema de calificaciones – Tabla resumen**Convocatoria Ordinaria:**

INSTRUMENTO/PROCEDIMIENTO	PESO EN LA NOTA FINAL	OBSERVACIONES
Examen práctico de laboratorio de FPGAs	25%	En fecha programada
Examen práctico de laboratorio de DSP's	25%	En fecha programada
Examen final escrito de FPGAs	25%	En fecha programada
Examen final escrito de DSP's	25%	En fecha programada

CRITERIOS DE CALIFICACIÓN**Convocatoria ordinaria:**

- Para superar la asignatura será necesario que el alumno obtenga un mínimo de 5/10 en cada uno de los bloques temáticos (FPGAs, DSPs) que conforman la asignatura (examen final escrito más examen práctico). Ver en el apartado f) Evaluación de cada bloque los criterios específicos de evaluación de cada bloque
- En el caso de no superar uno de los dos bloques, la calificación final será la de dicho bloque, conservándose la nota del superado para la convocatoria extraordinaria.

Convocatoria extraordinaria:

Mismos procedimientos y ponderaciones que en la ordinaria

8. Consideraciones finales

El Anexo I mencionado en la guía, donde se describe la planificación detallada, se entregará al comienzo de la asignatura.