



Proyecto/Guía docente de la asignatura

Asignatura	DISEÑO DE CIRCUITOS DIGITALES PARA COMUNICACIONES		
Materia	ELECTRÓNICA PARA TELECOMUNICACIONES		
Módulo	MATERIAS ESPECÍFICAS DE TECNOLOGÍAS DE TELECOMUNICACIÓN		
Titulación	GRADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN		
Plan	460	Código	45026
Periodo de impartición	2º CUATRIMESTRE	Tipo/Carácter	OBLIGATORIA
Nivel/Ciclo	GRADO	Curso	3º
Créditos ECTS	6 ECTS		
Lengua en que se imparte	CASTELLANO		
Profesor/es responsable/s	RUTH PINACHO GÓMEZ JESÚS MANUEL HERNÁNDEZ MANGAS		
Datos de contacto (E-mail, teléfono...)	TELÉFONO: +34 983423000 EXT 5505 / +34 983 185506 E-MAIL: ruth.pinacho@uva.es , jesus.hernandez.mangas@uva.es		
Departamento	ELECTRICIDAD Y ELECTRÓNICA		
Fecha de revisión por el Comité de Título	26 de junio de 2023		



1. Situación / Sentido de la Asignatura

1.1 Contextualización

La asignatura “Diseño de Circuitos Digitales para Comunicaciones” se encuentra situada en la materia “Electrónica para Telecomunicaciones”. Dentro de esta materia se distinguen claramente dos vertientes:

- La relacionada con los sistemas analógicos. Formada por las asignaturas:
 - “Subsistemas Electrónicos para Comunicaciones”, que se centra en bloques de radiofrecuencia para transmisión y recepción.
 - “Microelectrónica de Radiofrecuencia”, que profundiza en bloques como amplificadores de bajo ruido, mezcladores, osciladores empleados en radiofrecuencia.
 - “Instrumentación y Equipos Electrónicos” que se centra en sistemas de adquisición de datos –sensores- y en actuadores que se incorporan en equipos electrónicos de medida y generación, etc.
 - “Diseño de Circuitos Integrados para Comunicaciones” que permite estudiar cómo se implementan circuitos analógicos y digitales a nivel de circuito integrado.
- La relacionada con los sistemas digitales. Formada por las asignaturas:
 - “Diseño de Circuitos Digitales para Comunicaciones” que se centra en estudiar sistemas electrónicos digitales programables como pueden ser las matrices de puertas programables en campo (FPGAs) y los procesadores de señal digitales (DSPs) que permiten resolver problemas complejos en las telecomunicaciones.
 - “Desarrollo Práctico de Sistemas Electrónicos” que finalmente unirá todo lo estudiado anteriormente para desarrollar un sistema electrónico completo incluyendo el diseño del hardware y del firmware del mismo.

Muchos de los sistemas electrónicos relacionados con las telecomunicaciones están basados en dispositivos programables como las FPGAs, microcontroladores y procesadores de señal digital. Esta asignatura cubre la mayor parte de estos sistemas electrónicos complementando y profundizando en lo ya aprendido en asignaturas previas. Con esta asignatura el alumno será capaz de plantear la resolución de muchos problemas electrónicos basados en este tipo de sistemas electrónicos programables.

1.2 Relación con otras materias

La materia “Electrónica para Comunicaciones” es continuación por una parte de la materia “Electrónica Analógica” y por otra de la materia “Electrónica Digital”.

En concreto la asignatura “Diseño de Circuitos Digitales para Comunicaciones” es continuación de la asignatura “Sistemas Electrónicos basados en Microprocesador” (de la materia “Electrónica Digital”) centrándose en los sistemas programables especializados en el tratamiento digital de la señal que claramente están relacionados con las telecomunicaciones.

Durante el mismo cuatrimestre se ve la asignatura “Tratamiento Digital de la Señal” de la materia “Tratamiento de Señal, Sonido e Imagen” que incide en las técnicas matemáticas que se emplean para resolver determinado tipo de problemas de tratamiento de señal y que emplean los sistemas electrónicos estudiados en “Diseño de Circuitos Digitales para Comunicaciones”.

Se verá complementada con la asignatura “Desarrollo Práctico de Sistemas Electrónicos”.



1.3 Prerrequisitos

No existen condiciones previas excluyentes para cursar esta asignatura, aunque sí recomendaciones lógicas que el alumno debería tener en cuenta. Es recomendable haber cursado las materias básicas de Telecomunicaciones “Electrónica Analógica” y “Electrónica Digital”. También resulta muy conveniente para afrontar esta asignatura haber adquirido los conocimientos y competencias de algunas Materias Instrumentales, especialmente “Física”.

2. Competencias

2.1 Generales

- GBE3. Capacidad para resolver problemas con iniciativa, creatividad y razonamiento crítico.
- GBE5. Capacidad para elaborar informes basados en el análisis crítico de la bibliografía técnica y de la realidad en el campo de su especialidad.
- GE3. Capacidad para desarrollar metodologías y destrezas de aprendizaje autónomo eficiente para la adaptación y actualización de nuevos conocimientos y avances científicos.
- GC1. Capacidad de organización, planificación y gestión del tiempo.
- GC2. Capacidad para comunicar, tanto por escrito como de forma oral, conocimientos, procedimientos, resultados e ideas relacionadas con las telecomunicaciones y la electrónica.
- GC3. Capacidad para trabajar en cualquier contexto, individual o en grupo, de aprendizaje o profesional, local o internacional, desde el respeto a los derechos fundamentales, de igualdad de sexo, raza o religión y los principios de accesibilidad universal, así como la cultura de paz.

2.2 Específicas

- SE1. Capacidad para construir, explotar y gestionar sistemas de captación, transporte, representación, procesado, almacenamiento, gestión y presentación de información multimedia, desde el punto de vista de los sistemas electrónicos.
- SE2. Capacidad para seleccionar circuitos y dispositivos electrónicos especializados para la transmisión, el encaminamiento o enrutamiento y los terminales, tanto en entornos fijos como móviles.
- SE5. Capacidad de diseñar circuitos de electrónica analógica y digital, de conversión analógico-digital y digital-analógica, de radiofrecuencia, de alimentación y conversión de energía eléctrica para aplicaciones de telecomunicaciones y computación.
- SE7. Capacidad para diseñar dispositivos de interfaz, captura de datos y almacenamiento, y terminales para servicios y sistemas de telecomunicación.
- ET1. Capacidad para especificar, diseñar, programar e implementar un sistema electrónico programable, su interconexión con otros subsistemas electrónicos y su depuración hardware y software.



3. Objetivos

Al finalizar la asignatura el alumno deberá ser capaz de:

- Conocer las soluciones comerciales existentes basadas en FPGAs y DSPs para el desarrollo de circuitos digitales para comunicaciones y otros.
- Comprender la metodología de diseño de circuitos digitales para comunicaciones basados en sistemas lógicos programables y procesadores de señal digital.
- Conocer los lenguajes de programación tanto hardware como software a emplear en el diseño de circuitos digitales basados en FPGAs y DSPs.
- Diseñar, realizar y depurar hardware/software basados en FPGAs y DSPs.
- Aplicar técnicas de resolución de problemas hardware/software en el desarrollo de circuitos digitales basados en FPGAs y DSPs.
- Encontrar y analizar información técnica y realizar informes técnicos con dicha información.

4. Bloques temáticos

Bloque 1 Diseño digital con lógica programable

Carga de trabajo en créditos ECTS:

a. Contextualización y justificación

Véase apartado 1.1.

b. Objetivos de aprendizaje

Véase apartado 3.

c. Contenidos

TEMA 1: Lógica Programable

- 1.1- Fundamentos. Tecnología CMOS
- 1.2- Historia del diseño lógico
- 1.3- Tecnologías básicas de la lógica programable
- 1.4- CPLDs
- 1.5- FPGAs.
- 1.6- CPLDs vs FPGAs
- 1.7- Fabricantes. Familias de chips de INTEL

TEMA 2: Consideraciones Temporales

- 2.1- Introducción: Tiempos de delay, setup, hold
- 2.2- Terminología de TimeQuest – Timing Paths
- 2.3- La señal de reloj: clocking
- 2.4- Setup Slack y Hold Slack



- 2.5- Recovery and Removal Slack
- 2.6- Test generados por TimeQuest Timing Analyzer
- 2.7- Introducción de Constrains (fichero. sdc)

d. Métodos docentes

- Clase magistral participativa - Se prevé, para esta parte, introducir metodologías activas de participación en las clases, a través de la realización de pequeños proyectos tutorizados, de forma que el alumno vaya construyendo su base de conocimientos a medida que se progresa en la asignatura. Para ello, por ejemplo, se hará especial hincapié en que el alumno desarrolle la parte teórica de las prácticas de laboratorio como paso previo ineludible para su realización.
- Aprendizaje basado en proyectos en las clases de laboratorio

e. Plan de trabajo

Véase el Anexo I.

f. Evaluación

La evaluación de la adquisición de competencias se basará en:

- **Prueba en el laboratorio** – Examen práctico de diseño de circuitos en FPGAs
- **Prueba escrita** al final del cuatrimestre.

Para superar este bloque de la asignatura es necesario obtener un 5/10 en cada una de las pruebas.

g. Material docente

g.1. Bibliografía básica

- Michael D. Ciletti, *Modeling, Synthesis and Rapid Prototyping with the Verilog HDL*. ed., Prentice Hall, 1999.
- J. M. Lee, *Verilog Quickstart*, 3rd. ed. Kluwer Academic Publishers, 2002.
- Tutoriales y manuales proporcionados por Intel a través de su programa para Universidades.
<https://www.intel.com/content/www/us/en/support/programmable/support-resources/fpga-training/getting-started.html>
- J.P. Hayes, *Introducción al Diseño Lógico Digital*, Addison-Wesley, 1996.

g.2. Bibliografía complementaria

- T. Pollán Santamaria, *Electrónica Digital*, Prensas Universitarias de Zaragoza, 1994.
- R.J. Tocci, *Sistemas Digitales: Principios y Aplicaciones*, 10ª ed., Prentice Hall, 2007.
- H. Taub, *Circuitos Digitales y Microprocesadores*, McGraw-Hill, 1990.

g.3 Otros recursos telemáticos (píldoras de conocimiento, blogs, videos, revistas digitales, cursos masivos (MOOC), ...)

Proporcionados a través del campus virtual.

h. Recursos necesarios

Se utilizarán, cuando el profesor lo estime conveniente, los siguientes recursos, todos ellos facilitados por el mismo o la Uva a través del Campus Virtual:

- Transparencias en las clases magistrales
- Documentación de apoyo para la realización de problemas de aula y prácticas de laboratorio
- Kit de desarrollo de diseños en FPGAs: placa de circuito impreso que contiene un chip de lógica programable y toda la circuitería auxiliar para su programación y depurado. Software para el diseño completo

i. Temporalización

BLOQUE TEMÁTICO	CARGA ECTS	PERIODO PREVISTO DE DESARROLLO
Bloque 1. Diseño digital con lógica programable	3.0	Semanas 1 a 8

Bloque 2 Diseño digital con procesadores de señal digital

Carga de trabajo en créditos ECTS:

a. Contextualización y justificación

Véase apartado 1.1.

b. Objetivos de aprendizaje

Véase apartado 3.

c. Contenidos

TEMA. Características generales de los DSPs

Conceptos. Campos de aplicación. Aplicaciones típicas. Arquitectura de la CPU. Arquitectura de la memoria. Instrucciones. Familias de DSPs.

TEMA. Procesadores digitales de señales dsPIC33F.

Introducción. Arquitectura. Memoria. Interrupciones y excepciones. Puertos E/S. Temporizadores. Otros.

d. Métodos docentes

- Clase magistral participativa
- Aprendizaje entre iguales

e. Plan de trabajo

Véase el Anexo I.



f. Evaluación

La evaluación de la adquisición de competencias se basará en:

- **Prueba en el laboratorio** – examen práctico de laboratorio
- **Prueba escrita** al final del cuatrimestre.

g. Material docente

g.1. Bibliografía básica

- Hoja de datos de la familia de DSPs Microchip dsPIC33F
- Proteus VSM User Manual
- Proteus ISIS User Manual
- XC16 C Compiler

g.2. Bibliografía complementaria

- José María Angulo Usategui, Begoña García Zaparían, Ignacio Angulo Martínez, *Microcontroladores Avanzados DsPIC: Controladores Digitales de Señales. Arquitectura, Programación Y Aplicaciones*, Editorial Paraninfo

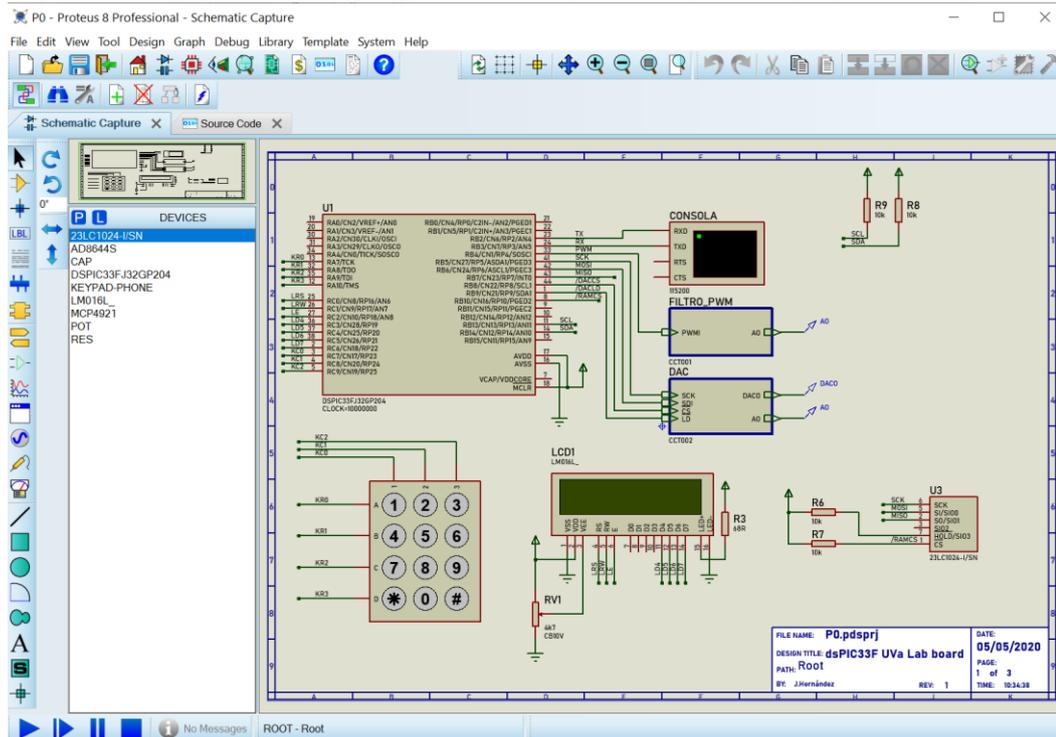
g.3 Otros recursos telemáticos

Proporcionados a través del campus virtual.

h. Recursos necesarios

Los recursos necesarios los facilitará la UVA o el profesor:

- Documentación para la impartición de las clases magistrales
- Documentación de apoyo para la realización de problemas y prácticas de laboratorio
- Aula con ordenadores y **herramientas software** para el diseño y simulación de microcontroladores y procesadores de señal digital.



```

1 //////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////
2 //
3 // main.c
4 // Autor: Jesús M. Hernández Mangas (Junio 2018)
5 //
6 //////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////
7 #include <xc.h>
8 #include <stdio.h>
9 // Programa principal
10 void main()
11 {
12     dsPIC33F_board_init();
13     printf("DCDC. Práctica 0\r\n");
14     asm volatile(" mov #10, w0 ");
15     while(1)
16     {
17         delay_ms(1000);
18         printf(".");
19     }
20 }
21
22
23

```

- Aula con instrumentación electrónica y el hardware específico necesario.



i. Temporalización

BLOQUE TEMÁTICO	CARGA ECTS	PERIODO PREVISTO DE DESARROLLO
Bloque 2. Diseño digital basado en procesadores de señal digitales	3.0	Semanas 8 a 15

5. Métodos docentes y principios metodológicos

Los descritos anteriormente.

6. Tabla de dedicación del estudiante a la asignatura

ACTIVIDADES PRESENCIALES o PRESENCIALES A DISTANCIA ⁽¹⁾	HORAS	ACTIVIDADES NO PRESENCIALES	HORAS
Clases teórico-prácticas (T/M)	30	Estudio y trabajo autónomo individual	90
Laboratorios (L)	30		
Total presencial	60	Total no presencial	90
TOTAL presencial + no presencial			150

7. Sistema de calificaciones – Tabla resumen

Convocatoria Ordinaria:

INSTRUMENTO/PROCEDIMIENTO	PESO EN LA NOTA FINAL	OBSERVACIONES
Examen práctico de laboratorio de FPGAs	25%	En fecha programada
Examen práctico de laboratorio de DSP's	25%	En fecha programada
Examen final escrito de FPGAs	25%	En fecha programada
Examen final escrito de DSP's	25%	En fecha programada

CRITERIOS DE CALIFICACIÓN

Convocatoria ordinaria:

- Para superar la asignatura será necesario que el alumno obtenga un mínimo de 5/10 en cada uno de los bloques temáticos (FPGAs, DSPs) que conforman la asignatura (examen final escrito más examen práctico). Ver en el apartado f) Evaluación de cada bloque los criterios específicos de evaluación de cada bloque
- En el caso de no superar uno de los dos bloques, la calificación final será la de dicho bloque, conservándose la nota del superado para la convocatoria extraordinaria.

Convocatoria extraordinaria:

Mismos procedimientos y ponderaciones que en la ordinaria

8. Consideraciones finales

El Anexo I mencionado en la guía, donde se describe la planificación detallada, se entregará al comienzo de la asignatura.